

# 低消費電力エッジノードプロセッサの研究

近藤 明弘\*・鬼追 一雅\*\*

(平成28年11月1日受付)

## A Study on Low Power Consumption Edge Node Processors

Akihiro KONDO and Kazumasa KIOI

(Received Nov. 1, 2016)

### Abstract

A novel edge node processor has been studied. As a first step, a memory controller and a processor have been implemented on an FPGA successively. Experimental results using the FPGA and an Arduino are given in this paper.

**Key Words:** Low Power, edge node processor, FPGA, Arduino

## 1. はじめに

近年、「モノのインターネット」を意味する IoT から、「あらゆるモノのインターネット」を意味する IoE (Internet of Everything) へと考え方が広がってきている<sup>[1]</sup>。これに伴い、IoE 機器によって集めたデータの管理や処理をその周縁部 (エッジ) で行うエッジコンピューティングという考え方の重要性が増し、エッジノードプロセッサとして多くのアーキテクチャが提案されている<sup>[2]</sup>。

IoE 機器にはスマートフォンやウェアラブルデバイスなどモバイル環境下にあるものが多数存在し、これらの機器を扱う場合、バッテリーからの電源供給が不可避である。そのためエッジノードデバイスには省電力化が必須となる。この実現には余分な計算は行わない特定用途に特化したプロセッサの導入が望まれる。

そこで我々は、様々な特定用途の処理を行える低消費電力エッジノードプロセッサの実現を目指して研究を進めている。エッジノードプロセッサの実装には回路が再構成可能である FPGA を用いる。特定用途機能のブロックを再構成することでシステム全体としての省電力化を図る。エッジノードプロセッサには、安価で扱いやすく、オープンソースであり、電池駆動が可能な Arduino<sup>[3]</sup>や

Raspberry Pi<sup>[4]</sup>との互換性を有するものを実装する。すでにセンサやアクチュエータを処理するデバイスとして普及しており、数多くのアプリケーションが開発されているアーキテクチャを使うことで、様々な特定用途機能を実現する。

その第一歩として、FPGA ボード上に Altera 社製 Nios II プロセッサ<sup>[5]</sup>とメモリコントローラ回路<sup>[6]</sup>を実装し動作確認を行った。また、Arduino と FPGA ボードとの接続インタフェース設計に先立って、8ビットの平行通信インタフェースの設計・試作を行った。本稿では、その実験内容について報告する。

## 2. エッジノードプロセッサ構想

我々は、特定用途の処理を行えるエッジノードプロセッサの実現を目指して開発を進めている。図1にエッジノードプロセッサの構想図を示す。

エッジノードプロセッサの実装には FPGA を用いる。FPGA の特徴である“回路の再構成が可能”という点を活かし、Arduino や Raspberry Pi の複数のデバイスとの互換性を有するエッジノードプロセッサの実現を目指して設計を進めている。

今回、第1段階として、メモリコントローラ回路と

\* 広島工業大学大学院工学系研究科情報システム科学専攻

\*\* 広島工業大学情報学部情報工学科

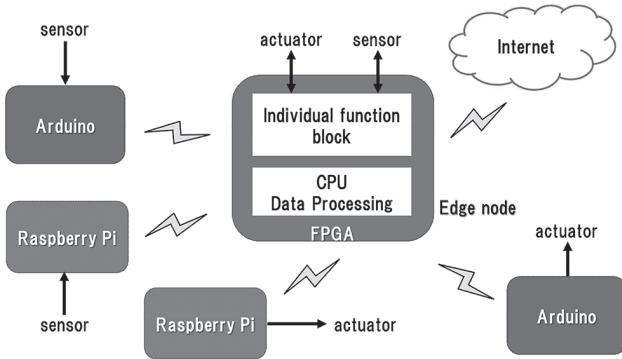


図1 新規エッジノードプロセッサの構想図

Nios II プロセッサを FPGA に実装した上でメモリテストを行い、組み込みロジックアナライザによって波形を観測した。第2段階として Arduino と FPGA ボード間のパラレル通信インターフェースによる接続テストを行った。

### 3. SDRAM コントローラ回路の実装

#### 3.1 実装システム

図2は実装した SDRAM システムのブロック図である。システムの実装には Terasic 社の FPGA ボードである DE0<sup>[7]</sup>を用いた。FPGA に SDRAM コントローラ回路と Altera 社製の組み込み用途プロセッサアーキテクチャである Nios II プロセッサを実装し、動作の確認テストを行った。動作確認は Altera 社製の組み込みロジックアナライザである SignalTap II を用いて、PC モニタ上で SDRAM の動作波形を観測し行った。

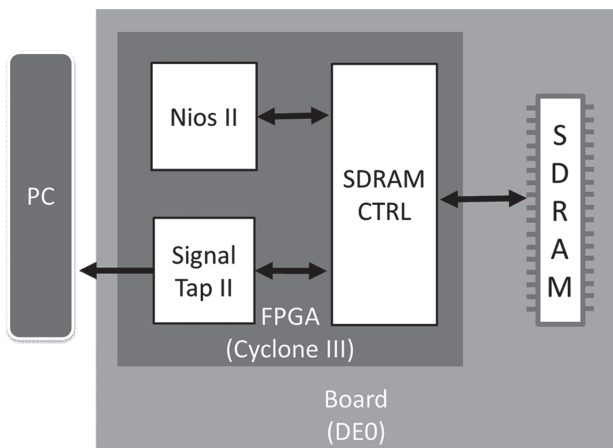


図2 SDRAM システムのブロック図

#### 3.2 SDRAM のコマンドとタイミングチャート

表1に SDRAM の読み出し・書き込み時に使用する制御コマンドを示す。それぞれの動作はバンクアクティブ (ACT) コマンドによって開始される。その後、Precharge 付きの読み出し (RDA), 書き込み (WRA) コマンドによって SDRAM の制御が行われる。

コマンドは nCS, nRAS, nCAS, nWE, 4つの信号を

用いて形成する。RDA および WRA コマンドは4つの信号と ADDR [10] の5つの信号を用いて形成する。

表1 SDRAM の制御コマンド

コマンド	バンクアクティブ	Precharge 付き読み出し	Precharge 付き書き込み
略号	ACT	RDA	WRA
nCS	0	0	0
nRAS	0	1	1
nCAS	1	0	0
nWE	1	1	0
ADDR [10]	設定値あり	1	1

図3は読み出しのタイミングチャートである。1回の読み出しは6クロックで行う。ACT コマンドにより ROW アドレスを出力し、2クロック後に RDA コマンドと COL アドレスを出力する。アドレスを出力する際、バンクアドレス (BA) も出力する。CAS レイテンシを2に設定しているので、2クロック後に読み出しデータが出力される。

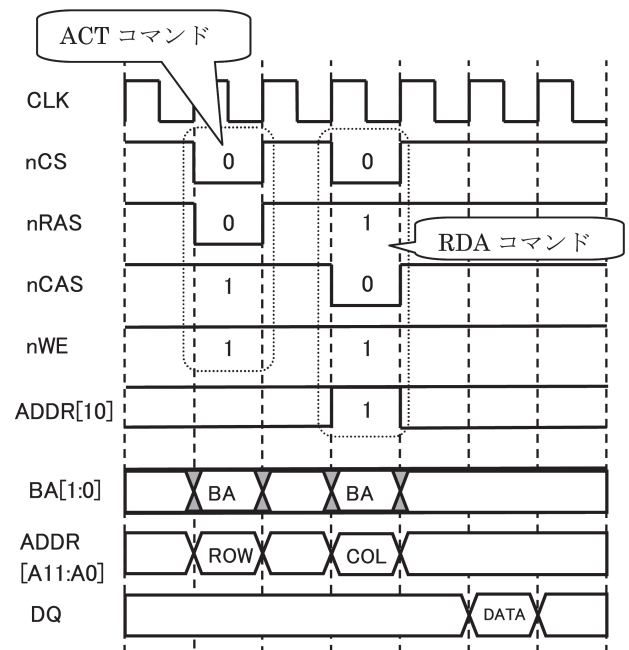


図3 読み出しのタイミングチャート

図4は書き込みのタイミングチャートである。書き込みは5クロックで行う。読み出しと同様に ACT コマンドによって ROW アドレスを出力した2クロック後に WRA コマンドによって COL アドレスを出力する。その際に BA も出力する。書き込みデータは WRA コマンドと同時に出力する。

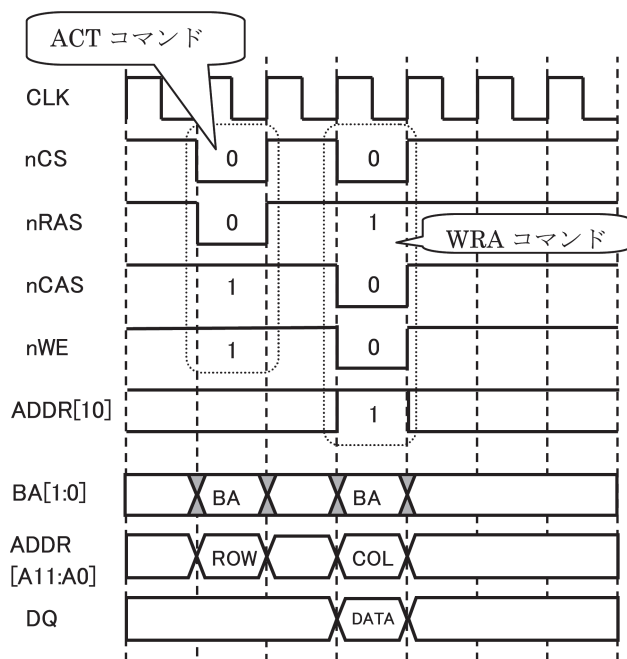


図4 書き込みのタイミングチャート

### 3.2 メモリテストと結果

SDRAM システム上で SDRAM の書き込み・読み出しを行うテストを実施し、Altera 社製の組み込みロジックアナライザである SignalTap II を用いて SDRAM の動作波形を観測した。

図5は読み出しの波形観測結果である。図3の読み出しのタイミングチャート通り、クロック -2で ACT コマンドが与えられ、ROW アドレス “001h” が「DRAM\_ADDR」に出力されている。クロック 0で RDA コマンドが与えられ、「DRAM\_ADDR」に COL アドレス “00Ah” が出力されている。その2クロック後のクロック 2から「DRAM\_DQ」にデータ “4074h” が出力されている。「DRAM\_BA」の波形に変化はない。これは BA の Default 値を “0h” に設定しており、読み出し時の BA も “0h” のため変化がないからである。

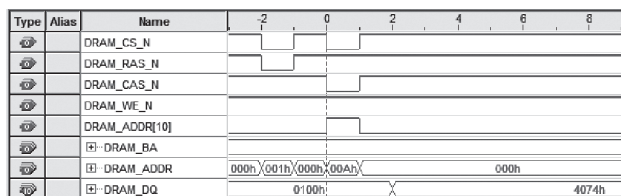


図5 読み出しの波形観測結果

図6は書き込みの波形観測結果である。図4の書き込みのタイミングチャート通り、クロック -2で ACT コマンドが与えられ、「DRAM\_ADDR」に ROW アドレス “7FFh” が出力されている。クロック 0で WRA コマンドが与えられ、「DRAM\_ADDR」に COL アドレス “0FEh” が出

力されている。同じタイミングで「DRAM\_DQ」にデータ “01FCh” が出力されている。BA が変化しているため、ACT, WRA コマンドが与えられた際「DRAM\_BA」に “3h” が出力されている。

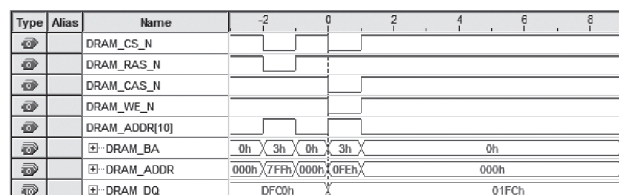


図6 書き込みの波形観測結果

## 4. パラレル通信インターフェースの設計・試作

次に、Arduino と FPGA ボードとの接続インターフェース設計のための予備検討として、パラレル通信インターフェースの設計・試作を行った。回路の実装には同じく DE0 を用いた。また、Arduino のハードウェアに Arduino Uno<sup>[8]</sup>を用いた。図7に DE0-Arduino Uno 間パラレル通信実験の構成を示す。

実験は Arduino Uno のデジタル I/O ピンと DE0 の GPIO ピンを 8本ずつ接続して行った。Arduino Uno の動作電圧は 5.0V であるが、DE0 の動作電圧は 3.3V であるため直接接続して通信を行うことが出来ない。そのため、電圧のレベルを変換するロジックレベルコンバータ (LLC) を用いて接続を行った。今回は TI 社製の TXB0108<sup>[9]</sup>を搭載した 8 CH 双方向 LLC を用いた。

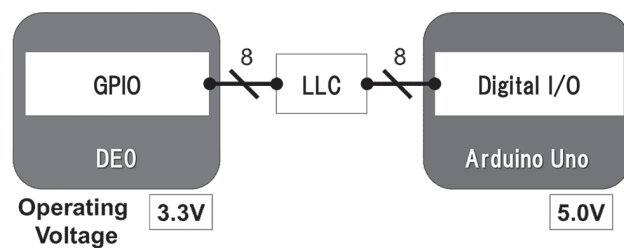


図7 DE0 - Arduino Uno 間通信インターフェースの構成模式図

### 4.1 実験方法と結果

#### 4.1.1 実験1: Arduino Uno から DE0へのデータ送信

実験1では Arduino Uno から 8ビットのデータを DE0へ送信する。送信データは Arduino IDE のシリアルモニタへ入力した文字の ASCII コード (7ビット) にパリティデータ (1ビット) を付加した 8ビットのデータである。パリティデータは送るたびに ‘0’ と ‘1’ を交互に送信する。

送られたデータは FPGA に実装したデコーダによって DE0 上の 7セグメント LED へ表示させる。デコーダで認識できる文字は英数字のみとし、半角・全角の区別はしな

いものとする。それ以外の文字データが送られてきた場合は何も表示しない。また、パリティデータが '0' のときはセグメント HEX0 に、'1' のときは HEX1 に表示する。

図8は実験1を実施している様子である。本実験では Arduino IDE のシリアルモニタへ英数字を1文字ずつ入力して送信を行い、DE0の7セグメントLEDへ表示されるのを確認した。

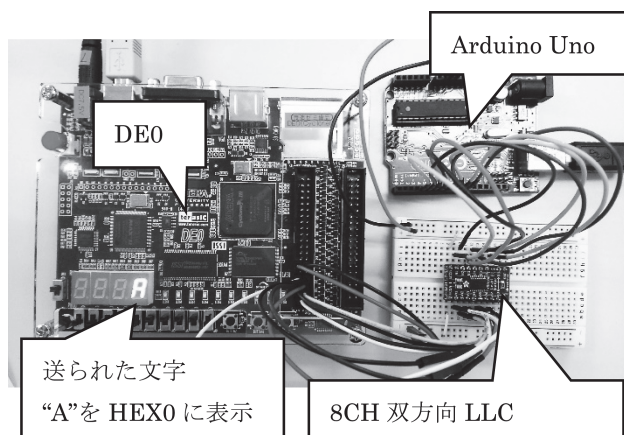


図8 実験1：DE0側のデータ受信例

#### 4.1.2 実験2: DE0から Arduino Uno へのデータ送信

実験2ではDE0から8ビットのデータを Arduino Uno へ送信する。DE0の8つのトグルスイッチのON/OFF状態を8ビットの送信データとする。同時に、このデータをDE0の7セグメントLEDへ表示させる。

送られたデータは Arduino IDE のシリアルモニタへ2進数と16進数で表示させる。受信するタイミングは、シリアルモニタから Arduino Uno へ任意のデータを送信したときに行うものとする。

図9は送られたデータを Arduino で受信し、シリアルモニタで表示している画面である。本実験ではDE0のトグルスイッチを操作して“00000000”から“11111111”までの信号を Arduino Uno へ送信し、シリアルモニタへ表示されるのを確認した。

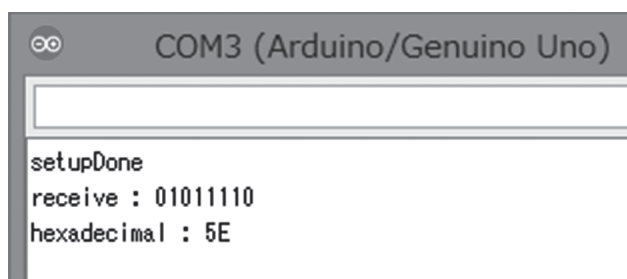


図9 実験2：Arduino側のデータ受信例

### 3. まとめ

Arduino や Raspberry Pi との互換性を有した特定用途の処理を行えるエッジノードプロセッサの実現を目指して研究を進めている。

その第一歩として、メモリコントローラ回路と Nios II プロセッサを FPGA 実装し動作確認を行った。また、DE0 と Arduino Uno との間で8ビットの平行通信テストを行った。

今後は Arduino Uno と DE0 間の双方向通信を SPI や I<sup>2</sup>C などのシリアル通信によって行えるよう改善する。さらに、エッジノードプロセッサの省電力化を目指して特定用途機能のブロックを再構成可能なプロセッサの開発研究を行う。

### 文 献

- [1] Sophie V. Vandebroek, “Three Pillars Enabling the Internet of Everything: Smart Everyday Objects, Information-Centric Networks, and Automated Real-Time Insights,” Proc. International Solid-State Circuits Conference 2016 (ISSCC2016), pp.14-20, 2016.
- [2] 中道理, 「エッジコンピューティングの破壊力」, 日経エレクトロニクス, 2015年11月号, pp.45-57, 2015.
- [3] Arduino, “Arduino – Introduction,” [Online]. Available: <https://www.arduino.cc/en/Guide/Introduction>. [Accessed: 14- Jun- 2016].
- [4] Raspberry Pi Foundation, “What is a Raspberry Pi?,” [Online]. Available: <https://www.raspberrypi.org/help/what-is-a-raspberry-pi/>. [Accessed: 14- Jun- 2016].
- [5] Altera Corporation, “Nios II processor - Overview,” [Online]. Available: <https://www.altera.com/products/processors/overview.html>. [Accessed: 22- jun- 2016].
- [6] 小林優, 「FPGA ボードで学ぶ組込みシステムの開発入門 [Altera 編]」, 技術評論社, pp.263-290, 2011
- [7] Terasic Inc., “Altera DE0 Board,” [Online]. Available: <http://de0.terasic.com/>. [Accessed: 22- Jun- 2016].
- [8] Arduino, “Arduino – ArduinoBoardUno,” [Online]. Available: <https://www.arduino.cc/en/Main/ArduinoBoardUno>. [Accessed: 16- Jun- 2016].
- [9] Texas Instruments, “8-BIT BIDIRECTIONAL VOLTAGE-LEVEL TRANSLATOR WITH AUTO-DIRECTION SENSING AND ±15-kV ESD PROTECTION,” Texas Instruments Incorporated, 2011.