

# nanohub を用いた初歩的な半導体プロセス教育

田中 武\*

(令和6年11月6日受付)

## Preliminary Semiconductor Process Education Using Nanohub

Takeshi TANAKA<sup>\*</sup>  
(Hiroshima Institute of Technology)

(Received November 6, 2024)

### Abstract

In 2002, the National Science Foundation created the Network for Computational Nanotechnology (NCN), which links universities supporting the National Nanotechnology Initiative by bringing computational tools online, making such tools easy to use, and providing educational materials in support of their use. NCN has also created a unique cyberinfrastructure to support its website, nanoHUB.org, through which researchers, educators, and professionals can collaborate, share resources, and resolve current problems in nanotechnology.

Using a TCAD Lab program available on the Nanohub website, it is possible to simulate oxidation and diffusion, which are the basis of semiconductor processes, along with pn junctions, bipolar transistors, MOS capacitors, and MOS transistors, which are the basis of electronic devices. We introduced introductory semiconductor process education to the semiconductor process engineering lectures of the Department of Electrical and Electronic Engineering at the Graduate School of Engineering of Hiroshima Institute of Technology by using the simulation method and results, i.e., by introducing the virtual experimental results and theories of semiconductor processes.

**Key Words:** digital, semiconductor, nanohub, semiconductor process, TCAD

## 1. はじめに

### 1.1 半導体・デジタル産業戦略の現状と今後<sup>1)</sup>

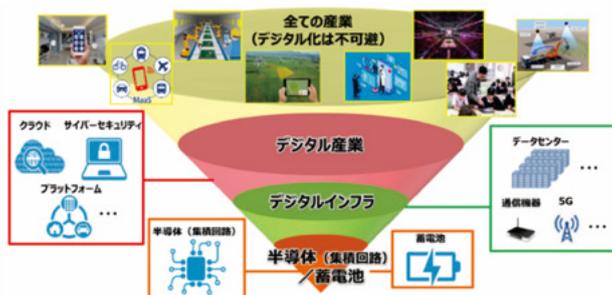


Fig. 1 半導体の重要性

\* 広島工業大学工学部電子情報工学科

半導体は、5G・ビッグデータ・AI・IoT・自動運転・ロボティクス・スマートシティ・DX等のデジタル社会を支える重要基盤であり、安全保障にも直結する死活的に重要な戦略技術である。

全ての産業において、Fig. 1中に示しているように、デジタル化は不可避である。

我が国半導体産業復活の基本戦略において、技術を研究開発に留めず、社会実装していくためには、その前提となる産業基盤が必要である。

また、社会実装には次世代半導体の産業基盤が必要であり、更に、次世代半導体の社会実装には産業基盤が必要である。

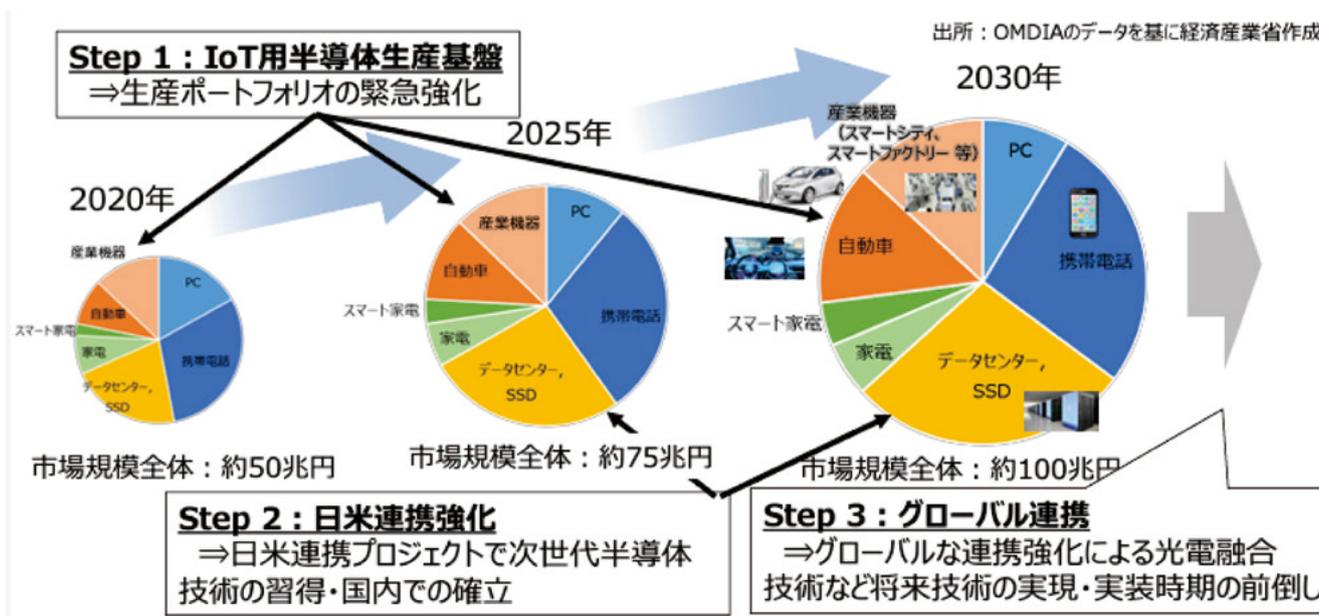


Fig. 2 我が国半導体産業復活の基本戦略

我が国半導体産業復活の基本戦略において、技術を研究開発に留めず、社会実装していくためには、その前提となる産業基盤が必要である。

Step 1として、IoT用半導体生産基盤の作成、Step 2として、日米連携強化、Step 3として、グローバル連携である。(Fig. 2 参照)

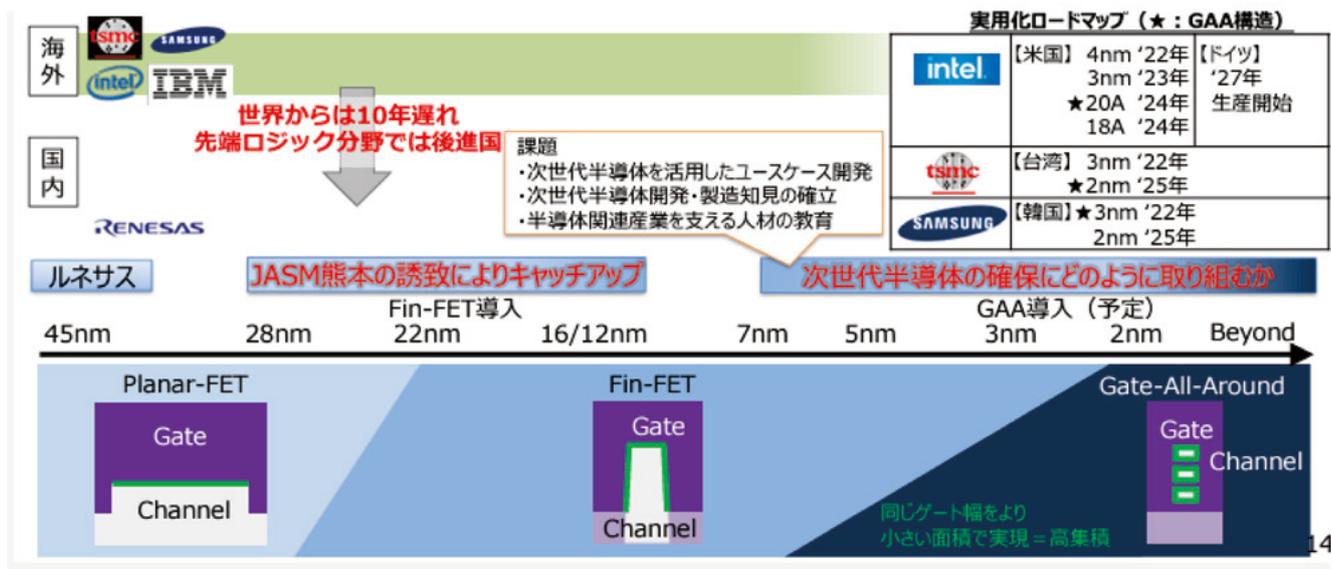


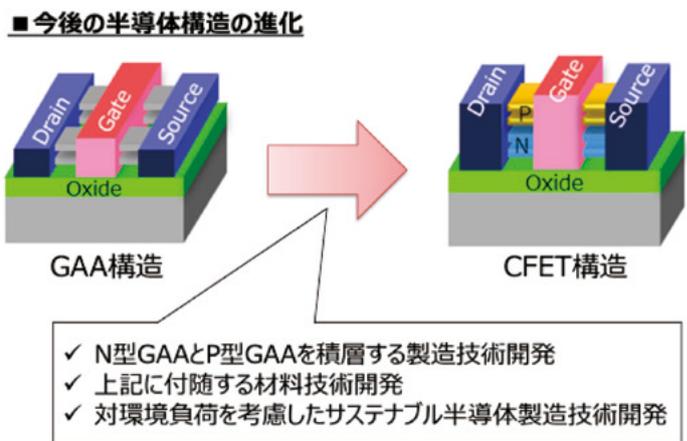
Fig. 3 Beyond 2 nmの次世代半導体の確保

半導体トップメーカーを有する米国、韓国、台湾に加えて、欧州もドイツに Intel の工場を誘致するなど、世界中で次世代半導体の開発が加速している。

- 最先端半導体は Fin 型から GAA 型に構造が大きく変わり、量産に向けて高度な生産技術が必要となる転換期。

- 10年前に Fin 型の量産に至らなかった日本が改めて次世代半導体に参入するラストチャンス。
- その実現には、TSMC 誘致、拠点拡大によるキャッチアップを進めるとともに、10年の遅れを取り戻す、これまでとは異次元の取組が必要である。  
(Fig. 3 参照)

- 半導体の性能改善には微細化が重要であり、ラピダスが取り組む2nm世代半導体よりも更に先の世代である **Beyond 2nm 世代向け半導体製造技術** の開発も並行して進めることが重要。
- Beyond 2nm 世代半導体で必要となる製造技術や材料技術開発に加えて、短TAT半導体製造に向けたボトルネック製造工程を改善するための技術開発を実施。



19

Fig. 4 Beyond 2 nm 世代に向けた半導体技術開発<sup>2)</sup>

半導体の性能改善には微細化が重要であり、ラピダスが取り組む 2 nm 世代半導体よりも更に先の世代である Beyond 2 nm に進めることが重要である。

世代向け半導体製造技術の開発も並行して、Beyond 2 nm 世代半導体で必要となる製造技術や材料技術開発に加えて、短 TAT 半導体製造に向けたボトルネック製造工程を改善するための技術開発を実施する必要がある。

## 1.2 TCAD (Silvaco)<sup>3)</sup>

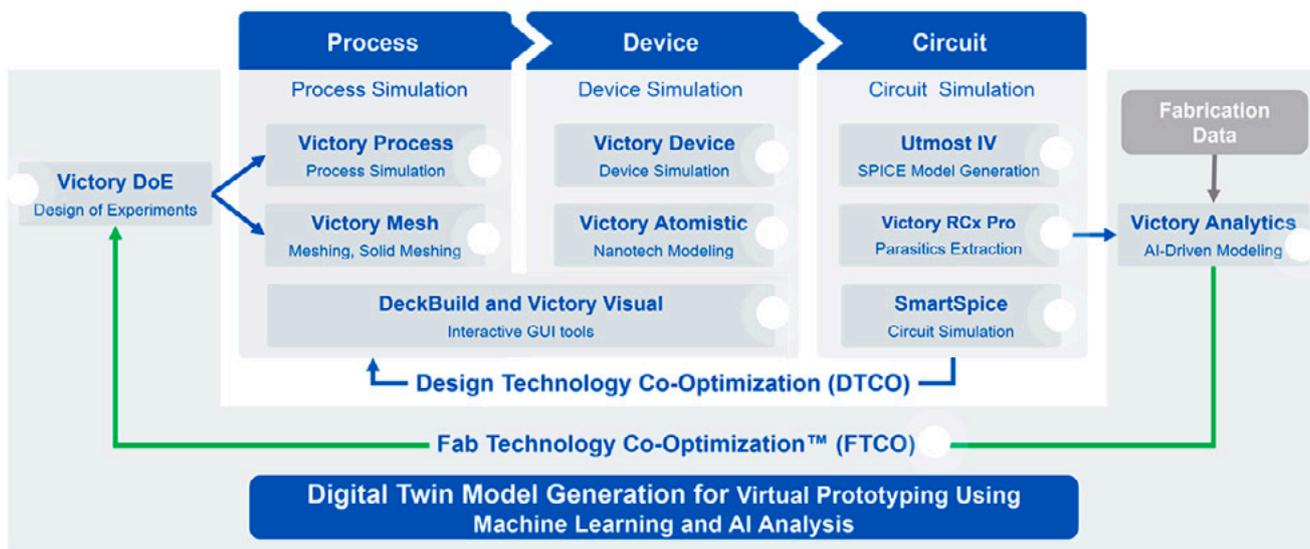


Fig. 5 半導体プロセス/デバイス・シミュレーション<sup>3)</sup>

TCAD ソフトウェア・ソリューションは、R&D サイクルの一環として新しい半導体プロセスおよびデバイスを開発する上で非常に重要です。

#### 開発コストの削減

半導体テクノロジーの開発にかかる時間の短縮および製造サイクルが削減できます。

ITRS ロードマップによると TCAD シミュレーションでコストを最大30% 削減可能です。

#### デバイス内部の物理的プロセスを可視化

シミュレーションにより、デバイスの「内部」を見ることができます。実験的な測定では、何が起きているのかは分かりませんが、なぜ起きているのかは分かりません。TCAD を使えば、なぜ起きているのかが分かります。例えば、パワー・デバイスの逆電圧特性解析では、高い逆バイアスで何が起きているのかが分かります。デバイスは特定の電圧で逆方向絶縁破壊されているのです。

TCAD シミュレーションでは、逆方向の電流・電圧曲線を再現することもでき、また、なぜデバイスが絶縁破壊されたのかも分かります。TCAD ではエンジニアがデバイスの「内部」を見て、衝突電離により半導体内部のどの領域が最初に絶縁破壊されたのかを特定することができます。

#### Fab Technology Co-Optimization™ (FTCO)

シルバコの FTCO™ ソリューションは、人工知能 (AI) と機械学習 (ML)、および実験データと連携した物理シミュレーションを活用して、現実世界におけるデバイスの形状や適合性、機能を写し取ったカウンターパートであるデジタル・ツインを生成します。

FTCO は、製造プロセスの最適化、コスト削減、歩留まり向上を可能にし、最終的には、より高品質な半導体デバイスと製造生産性の向上につながります。

#### Design Technology Co-Optimization (DTCO)

TCAD は DTCO フローの一部として、レイアウト、プロセス、デバイス、SPICE、RC 抽出など、複数の領域にわたる設計を改善します。

統合化された DTCO フローの中で、TCAD から SPICE への完全なフローは、回路設計を最適化するための明確で実用的な結果をもたらします。

#### 仮想実験

因果関係の実験：デバイス・デザイン (レイアウト)、

半導体プロセス (テクノロジー)、またはバイアス (デバイスの動作条件) を変更することで、デバイスのパフォーマンスを理解し、改善することができます。

TCAD を使った理論の実験：モデルの設定や係数を介してデバイス内で起こるさまざまな物理現象の影響度を制御できます。シミュレーションに適用された理論が実験結果と一致すれば、それは根本原因を見つけ、デバイスのパフォーマンスについて物理的理解が得られたということになります。

#### デバイスの複雑さを十分に伝える

半導体デバイス設計および半導体プロセス開発は複雑な作業です。エンジニアは、さまざまな技術的専門知識を持つ多くの同僚に課題の内容や改善の糸口を説明し、互いに協力して課題解決に取り組む必要があります。

TCAD を利用することにより、デバイスおよびプロセスの変更を十分に伝えることができます。すなわち、製造サイクル回数を最小限に抑えると同時にパフォーマンスを向上できる可能性を明確に伝えることができます。

### 1.3 nanoHUB-U イニシアチブについて、説明します。<sup>4)</sup>

(ホームページを日本語訳したものを下記に示します。)

#### 目的

ナノサイエンスで開発されている新しい洞察とアプローチを、従来の工学および応用科学の分野に取り入れ、長い前提条件なしに学生が広くアクセスできるようにすること。

#### レベル

これらは概論コースではなく、上級学部または初級大学院生レベルで教えられる基礎を真剣に扱うコースです。

#### 形式

コースは nanoHUB.org でオンラインで教えられます。各コースの教材は、2つの異なる方法で取り組むことができる簡潔なモジュールにまとめられています。

講義を視聴し、フィードバック クイズに答え、学習体験を楽しむことを選択する学生もいます。

他の学生は、Purdue University レベルのコースを体験し、nanoHUB-U からデジタル署名された修了証明とデジタル バッジを取得したいと考えるかもしれません。

資格を得るには、学生は全体の平均を70% 以上取得する必要があります。

各コースでは、対応するオンキャンパス コースと同じ

トピックを扱います。わずかな料金で、学生は講義を視聴し、クイズに答え、宿題を提出し、試験を受けます。

5週間のコース期間中、学生は録画されたビデオ講義を視聴し、都合の良いときにクイズに答えますが、宿題、試験、ディスカッション フォーラムは固定スケジュールで行われます。このコースは自分のペースで受講できるため、学生は登録後1年以内に都合の良いときにすべてのコース教材を修了できます。自分のペースで受講する場合、ディスカッション フォーラムは教員によって監視されませんが、学生は互いにやり取りして教材を確認したり質問に答えたりすることができます。

#### 講師

nanoHUB-U の講師は、研究で培われた新しい洞察と理解を教室に持ち込むことで知られています。トピックと講師は、nanoHUB.org で最も人気のあるコンテンツから選ばれます。

#### タイムライン

これは、材料、デバイス、システムに取り組むエンジニアや応用科学者の教育を再構築する新しいカリキュラムを作成するための期間限定の取り組みです。今後2年間、秋学期と春学期に少なくとも2つの革新的なコースが提供されます。さまざまな形式とテクノロジーが検討されるほか、大学の単位取得の可能性も検討されます。目標は、キャンパス内での体験を一新し、キャンパス外の学生も利用できる新しいカリキュラムを作成することです。

#### リーダーシップ

nanoHUB-U イニシアチブの指揮を執るのは、次の人々です。

マーク ランドストロム教授

ドン & キャロル サイフレス電気・コンピューター工学特別教授

パーデュー大学

ディスカバリー ラーニング センター

207 S. Martin Jischke Dr., Suite 441

ウェスト ラファイエット、インディアナ州 47907

メール：lundstro@purdue.edu

#### お問い合わせ

nanoHUB-U に関するご質問は、サポート チーム (nanohub-u@nanohub.org) までお問い合わせください。ご意見やご提案をお待ちしております。

## 1.4 本研究

Nanohub 中の A TCAD Lab のソフトを用いて、半導体プロセスシミュレーションを行った。このシミュレーション方法と結果を広島工業大学工学系研究科電気電子工学専攻の半導体プロセス工学特論に導入し、新しい初歩的な半導体プロセス教育方法について検討した。

## 2. nanohub の利用



Fig. 6 nanohub.org の HP<sup>5)</sup>

Nanohub に login した画面を Fig. 6 に示す。

この画面の中の search で TCAD を検索し、「a TCAD lab」を選ぶと利用できる。

### 2.1 Introduction to TCAD Simulation<sup>6,7)</sup>

既存の半導体業界は、基本的に、チップのほぼすべての側面が最初にソフトウェアで設計されるという前提で構築されています。

プロセス シミュレーションは、注入、酸化、拡散、エッチング、堆積など、さまざまな処理手順を最適化および制御する機能を提供します。この取り組みには、Prophet と TSuprem が nanoHUB.org で選択されているツールです。ただし、プロセス シミュレーションの基礎を学ぶのは最初は大変かもしれませんが、このツール セットには、学生を本格的なプロセス シミュレーションに導く4つの簡略化されたプロセス ラボが用意されています。

デバイス シミュレーションは、インプロセス シミュレーション データを取得するか、特定のデバイス ジオメトリ、ドーピング プロファイルなどを想定して、電気デバイスのパフォーマンスをシミュレートします。このシミュレーション ステップには、PADRE と Schred が nanoHUB.org で選択されているツールです。PADRE は、半古典的なデバイス シミュレーション用の本格的なシミュレーション環境です。複雑な入力言語を備えているため、単純なデバイス モデリングの概念を導入する必要があります。教室環境での使用には適さない場合があります。Drift-Diffusion Lab、PN junction Lab、MOScap、MOSFET は、学生（および専門家）が PADRE 入力言語を習得しなくても簡単に PADRE を構成できる、簡素化

された GUI 駆動型ツールです。

回路シミュレーションは、最終的にシステム レベルの設計機能を提供します。nanoHUB.org には、このような用途のための Berkeley Spice3f4 へのシンプルなインター

フェイスがあります。

この nanoHUB 「トピック ページ」では、世界中の誰もが自由にアクセスして使用できる、厳選された nanoHUB 半導体デバイス教育資料に簡単にアクセスできます。



Fig. 7 世界中での使用状況 投稿以来のすべての「a TCAD Lab」ユーザーの所在地

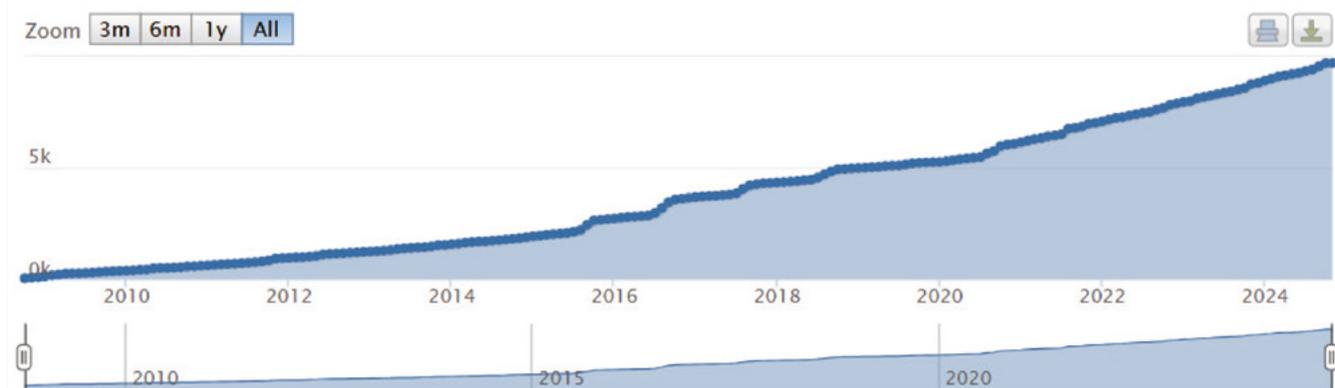


Fig. 8 累積シミュレーションユーザー数

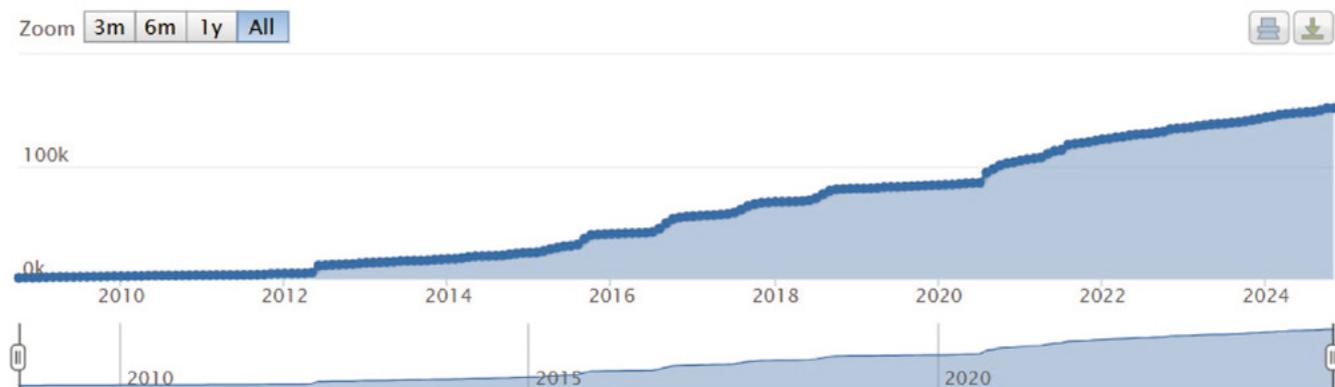


Fig. 9 シミュレーション実行数 151,005  
2024年10月

## 2.2 実際の半導体プロセスのシミュレーションの結果を示す。

### 2.2.1 酸化の例

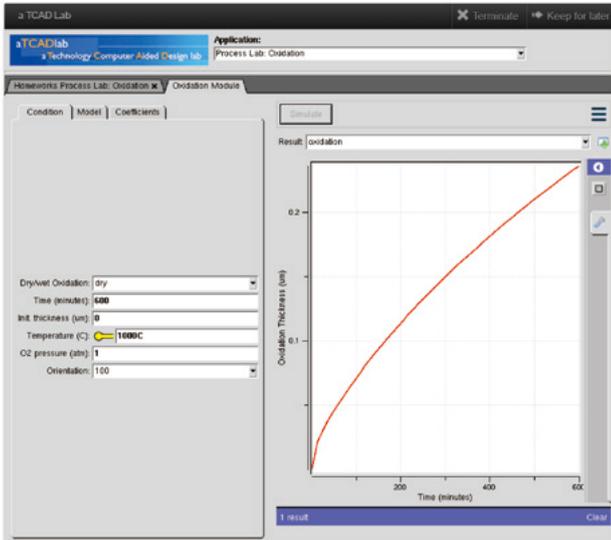


Fig. 10 酸化膜厚の酸化時間依存性

シリコンの酸素雰囲気中での酸化膜の厚さと酸化時間の関係を、Fig. 10に示す。

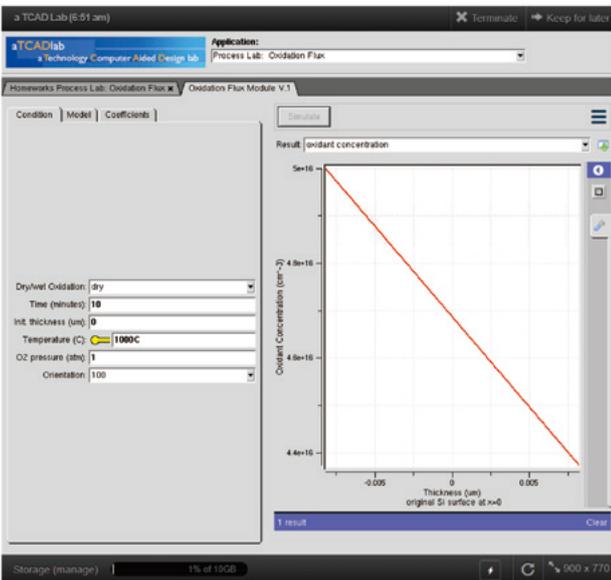


Fig. 11 酸化種の酸化膜厚依存性

シリコン酸化膜中の酸化種濃度の、酸化膜厚依存性を Fig. 11に示す。酸化膜厚が厚くなると、Log スケールで減少している。(Fig. 11 参照)

### 2.2.2 拡散の例

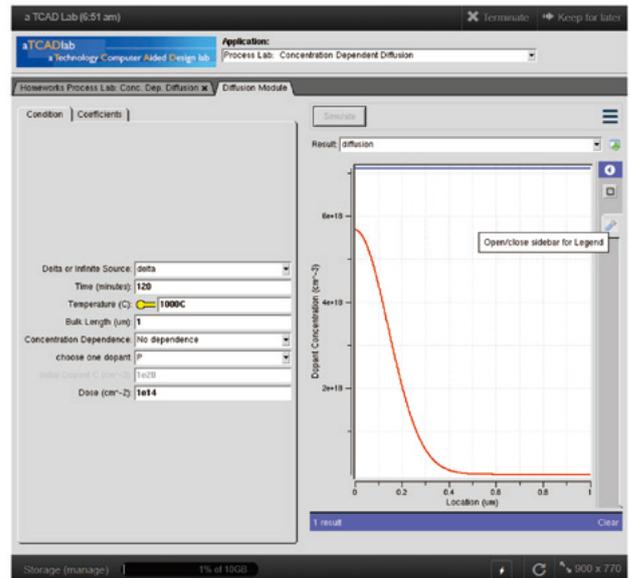


Fig. 12 シリコン中の不純物濃度の深さ方向依存性

シリコン中の不純物濃度の深さ方向依存性を、Fig. 12 に示す。この不純物のデプスプロファイルは、拡散温度と、拡散時間で制御される。この方法では、不純物導入により形成された浅い接合を形成できないため、現在では、イオン注入法が用いられている。

### 2.2.3 点欠陥の拡散

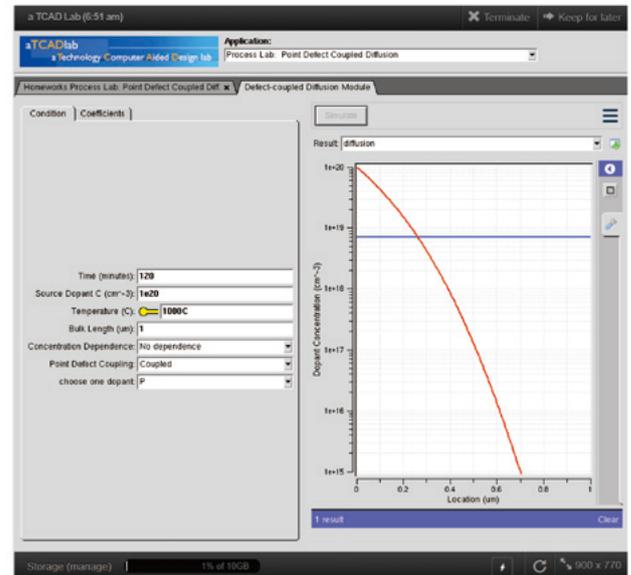


Fig. 13 シリコン中に点欠陥がある場合のドーパントの拡散

シリコン中に点欠陥がある場合とない場合で、シリコン中のドーパントの拡散が異なる。(Fig. 12 および 13を参照)

## 2.2.4 ドリフト拡散

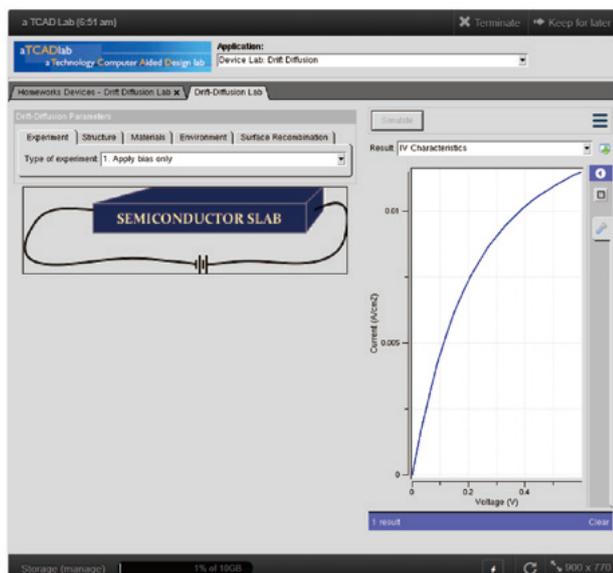


Fig. 14 半導体の電流－電圧特性

半導体中のドリフト拡散電流の印加電圧依存性を、Fig. 14に示す。

## 2.2.5 p n 接合

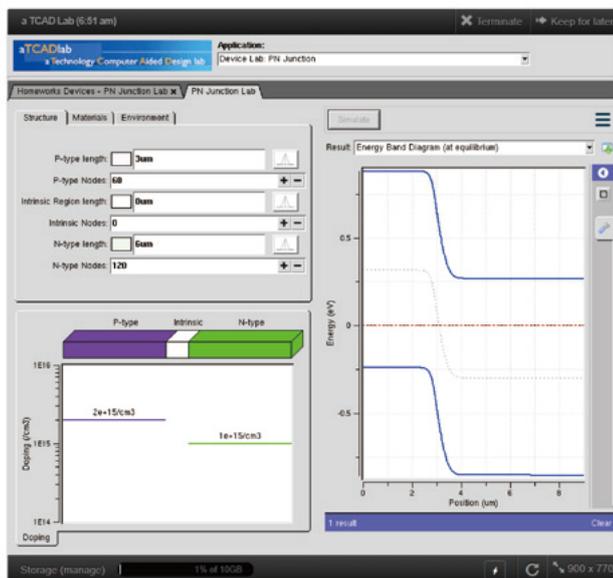


Fig. 15 p n 接合のバンド図

S i 半導体の p n 接合のバンド図を、Fig. 15に示す。半導体中の伝導体、空乏層、および価電子帯が、図中に読み解くことができる。

## 2.2.6 バイポーラ

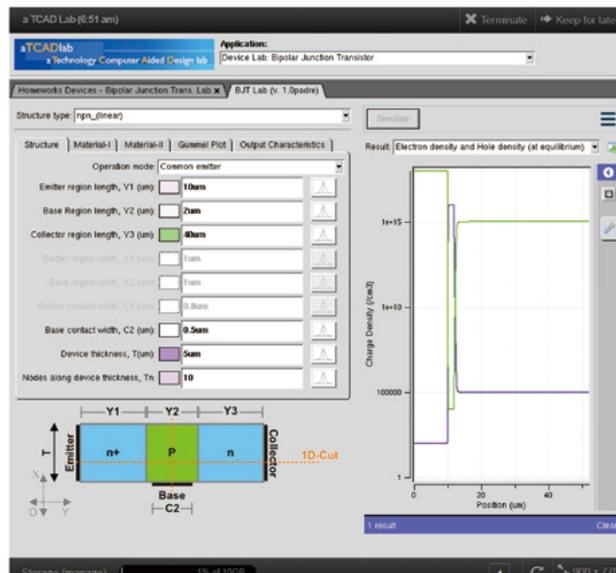


Fig. 16 バイポーラトランジスタ中の荷電粒子密度の位置依存性

バイポーラトランジスタ中の荷電粒子密度の位置依存性を Fig. 16に示す。トランジスタ中の荷電粒子密度が読み取れる。

## 2.2.7 MOS キャパシタ

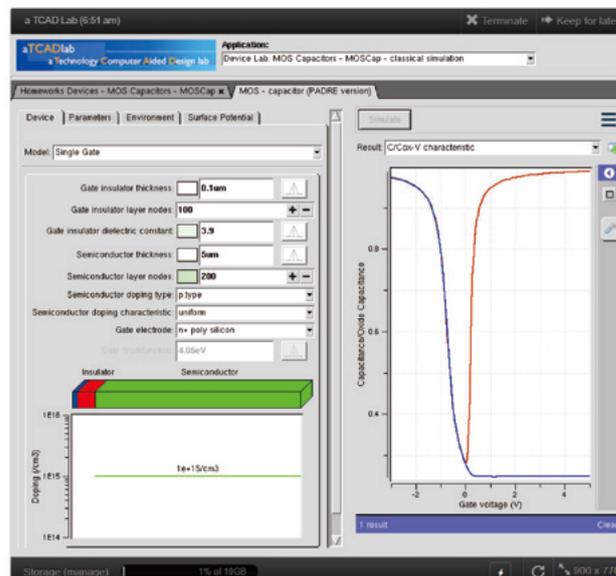


Fig. 17 MOS 容量の印加電圧依存性

MOS 容量の印加電圧依存性を、Fig. 17に示す。周波数の違いにより、反転層の形成が確認できた。(例えば 4V 印加した場合、図中赤線と青線の差が反転層の形成の有無である。)

## 2.2.8 MOS

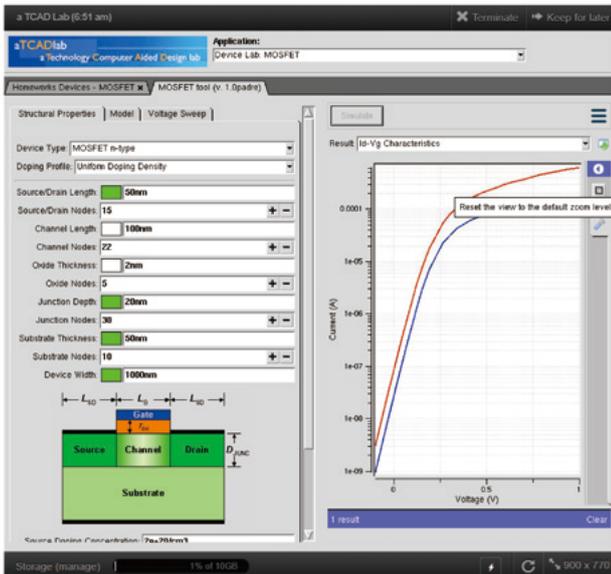


Fig. 18 MOS 構造における電流 - 電圧特性

MOS 構造におけるドレイン電流のゲート電圧依存性を Fig. 18 に示す。ゲート電圧の増加によりドレイン電流は指数関数的に増加する。

## 2.2.9 PADRE

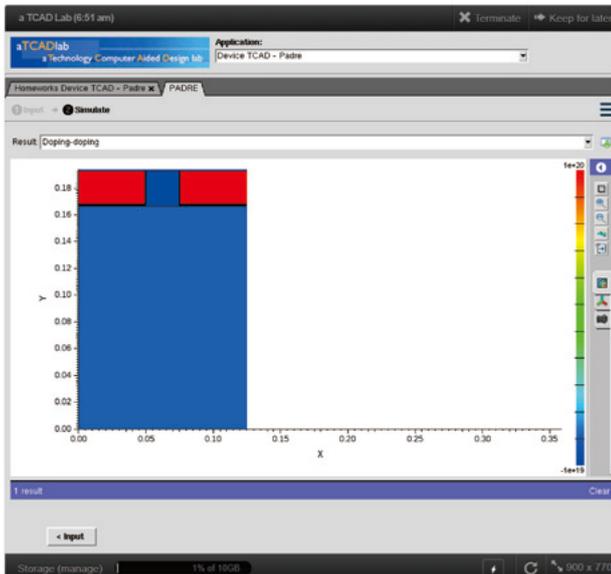


Fig. 19 PADRE を用いたデバイス構造作成

PADRE を用いて、MOS デバイス構造を作成した。(Fig. 19 参照)

## 2.2.10 SPICE 3F4

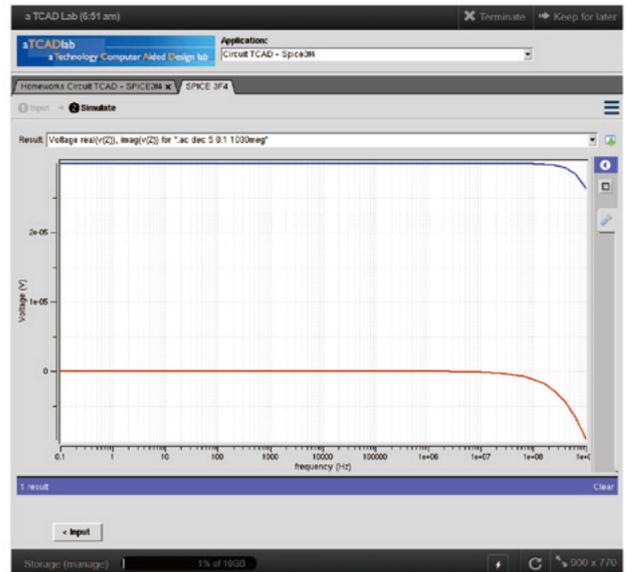


Fig. 20 SPICE 3F4 を用いて計算した電圧の周波数依存性

SPICE 3F4 を用いて計算した電圧の周波数依存性を Fig. 20 に示す。この A TCAD Lab にも、SPICE が搭載されている。

## まとめ

Nanohub の中の A TCAD Lab のソフトを用いて、半導体プロセスシミュレーションを行った。このシミュレーション方法と結果を広島工業大学工学系研究科電気電子工学専攻の半導体プロセス工学特論の講義において導入し、院生・学生にビジュアル的に半導体プロセスの内容を提示できたと思われる。その結果、黒板を用いた授業と比較して、半導体プロセス、電子デバイスへの、院生・学生の半導体プロセスへの理解が向上したと考えられる。

また、計算機上でのプロセスやデバイス構造では、3次元的理解が難しいため、簡易の集積回路を具体的に設計、作成、評価することも重要であり、将来計画として検討していきたいと思われる。

## 謝辞

本研究の一部は「nanohub.org の一般利用」を利用したことに謝意を表します。

## 文献

- 1) <https://www.chubu.meti.go.jp/c31seizo/semicon/20230323/siryout2.pdf> (参照 2024-10-29)
- 2) [https://www.meti.go.jp/policy/mono\\_info\\_service/joho/conference/semicon\\_digital/0011/handeki\\_revised.pdf](https://www.meti.go.jp/policy/mono_info_service/joho/conference/semicon_digital/0011/handeki_revised.pdf) (参照 2024-10-29)
- 3) <https://silvaco.com/ja/tcad/> (参照 2024-10-29)

- 4) <https://nanohub.org/groups/u/about> (参照 2024-10-16)
- 5) <https://nanohub.org> (参照 2024-10-21)
- 6) <https://nanohub.org/topics/atcadlab> (参照 2024-10-29)
- 7) Gerhard Klimeck, Dragica Vasileska (2016), “a TCAD Lab,” <https://nanohub.org/resources/atcadlab>. (DOI: 10.4231/D3QR4NR7V).